

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

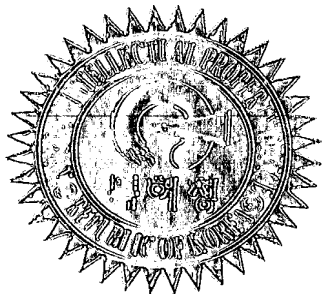
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2003-0007940
Application Number

출원년월일 : 2003년 02월 07일
Date of Application FEB 07, 2003

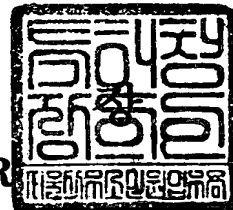
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 03 월 27 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2003.02.07
【발명의 명칭】	다층배선 형성을 위한 포토마스크 세트 및 이를 사용하여 제조된 반도체장치
【발명의 영문명칭】	Photo mask set for forming multi-layered interconnection lines and semiconductor device fabricated using the same
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	박상수
【대리인코드】	9-1998-000642-5
【포괄위임등록번호】	2000-054081-9
【발명자】	
【성명의 국문표기】	장승현
【성명의 영문표기】	CHANG, SEUNG HYUN
【주민등록번호】	690707-1068612
【우편번호】	449-846
【주소】	경기도 용인시 수지읍 풍덕천리 1065 신정마을주공아파트 109-603
【국적】	KR
【발명자】	
【성명의 국문표기】	남기흠
【성명의 영문표기】	NAM, KI HEUM
【주민등록번호】	720512-1140217
【우편번호】	449-846
【주소】	경기도 용인시 수지읍 풍덕천리 1065 신정마을주공아파트 109-603
【국적】	KR

【발명자】**【성명의 국문표기】**

김성진

【성명의 영문표기】

KIM, SUNG JIN

【주민등록번호】

720725-1411414

【우편번호】

133-760

【주소】

서울특별시 성동구 옥수2동 극동옥정아파트 101동 703

【국적】

KR

【심사청구】

청구

【취지】

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인
박상수 (인)

【수수료】**【기본출원료】**

20 면 29,000 원

【가산출원료】

15 면 15,000 원

【우선권주장료】

0 건 0 원

【심사청구료】

14 항 557,000 원

【합계】

601,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

다층배선을 형성하기 위한 포토마스크 세트들 및 이를 사용하여 제조된 반도체장치들을 제공한다. 상기 포토마스크 세트들은 하부배선 형성을 위한 제1 포토마스크 및 상부배선 형성을 위한 제2 포토마스크를 구비한다. 상기 제1 포토마스크 및 상기 제2 포토마스크는 각각 투명기판 상에 서로 평행하도록 형성된 하부 차광막 패턴들 및 상기 하부 차광막 패턴들과 중첩되는 상부 차광막 패턴들을 갖는다. 이 경우, 상기 하부 차광막 패턴들의 단부는 이 패턴들을 가로지르는 일직선 상에 위치한다. 따라서, 제2 포토마스크를 사용하여 상부배선을 형성할 경우, 반사된 빛의 집중에 의한 포토레지스트막의 패턴불량을 방지할 수 있다.

【대표도】

도 3d

【색인어】

다층배선, 포토마스크, 포토마스크 세트, 층간절연막, 도전막, 포토레지스트막, 포토레지스트 패턴, 사진공정.

【명세서】**【발명의 명칭】**

다층배선 형성을 위한 포토마스크 세트 및 이를 사용하여 제조된 반도체장치{Photo mask set for forming multi-layered interconnection lines and semiconductor device fabricated using the same}

【도면의 간단한 설명】

도 1a 내지 도 1c는 종래의 포토마스크 세트를 설명하기 위해 간략하게 도시한 평면도들이다.

도 2a는 도 1a 및 도 1b에 도시된 포토마스크들을 사용하여 형성된 반도체장치의 평면도이다.

도 2b, 도 2e 및 도 2f는 도 2a 절단선 I-I 및 II-II에 따라 취해진 종래의 다층 배선 형성 방법을 설명하기 위한 단면도들이다.

도 2c 및 도 2d는 종래의 다층 배선 형성 방법을 설명하기 위한 평면도들이다.

도 3a 내지 도 3e는 본 발명의 일실시예에 의한 포토마스크 세트를 설명하기 위한 평면도들이다.

도 4a는 본 발명의 일실시예에 의한 포토마스크 세트를 사용하여 형성된 다층배선을 도시한 평면도이다.

도 4b, 도 4e 및 도 4f는 도 4a의 절단선 III-III 및 IV-IV에 따라 취해진 본 발명의 일실시예에 의한 포토마스크 세트를 사용하여 다층 배선을 형성하는 방법을 설명하기 위한 단면도들이다.

도 4c 및 도 4d는 본 발명의 일실시예에 의한 다층배선을 형성하는 방법을 설명하기 위한 평면도들이다.

도 5a 내지 도 5d는 본 발명의 다른 실시예들에 의한 포토마스크 세트를 설명하기 위한 평면도들이다.

(도면의 주요 부호에 대한 간략한 설명)

200a: 제1 하부 차광막 패턴,	200b: 제2 하부 차광막 패턴,
200c: 제3 하부 차광막 패턴,	400a: 제1 상부 차광막 패턴,
400b: 제2 상부 차광막 패턴,	400c: 제3 상부 차광막 패턴.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<14> 본 발명은 포토마스크 세트 및 이를 사용하여 제조된 반도체 장치에 관한 것으로, 특히 다층배선 형성을 위한 포토마스크 세트 및 이를 사용하여 제조된 반도체장치에 관한 것이다.

<15> 반도체소자의 집적도가 증가함에 따라, 다층 배선 기술이 널리 사용되고 있다. 상기 다층배선 기술은 반도체기판 상에 하부배선들을 형성하고 상기 하부배선들을 갖는 반도체기판 상에 층간절연막을 형성한 후에, 상기 층간절연막 상에 상부배선들을 형성함으로써 이루어진다.

- <16> 한편 상기 하부배선 및 상부배선은 일반적으로 반도체기판 상에 도전막과 포토레지스트 막을 차례로 증착한 후, 포토마스크를 이용한 사진 공정을 실시하여 포토레지스트 패턴을 형성하고 이를 식각마스크로 하여 식각 공정을 실시함으로써 형성된다.
- <17> 상기 포토마스크는 투명기판 상에 차광막으로 배선 패턴을 그려 넣은 것이다. 상기 차광막 패턴을 형성함에 있어서, 디자인 룰이 감소함에 따라 심하게 발생하는 광근접효과(Proximity effect)를 감소시켜 해상도를 높이기 위한 다양한 포토마스크 및 방법들이 소개되고 있다.
- <18> 상기 광근접효과를 감소시키는 포토마스크가 미합중국 특허 제5,242,770호에 "포토리소그래피를 위한 마스크(MASK FOR PHOTOLITHOGRAPHY)"라는 제목으로 첸(Chen) 등에 의해 개시된 바 있다.
- <19> 도 1a 및 도 1b는 각각 상기 미합중국 특허 제5,242,770호에 따른 하부배선을 형성하기 위한 제1 포토마스크 및 상부배선을 형성하기 위한 제2 포토마스크들을 보여주는 평면도이고, 도 1c는 상기 제1 포토마스크와 아울러서 상기 제1 포토마스크에 정렬된 상기 제2 포토마스크를 보여주는 평면도이다.
- <20> 도 1a를 참조하면, 제1 투명기판 상에 제1 내지 제3 하부 차광막 패턴들(20a, 20b, 20c)이 평행하도록 배치된다. 상기 제2 하부 차광막 패턴(20b)은 상기 제1 및 제3 하부 차광막 패턴들(20a, 20c) 사이에 배치된다. 또한, 상기 제1 및 제3 하부 차광막 패턴들(20a, 20c)은 연장되어 상기 제2 하부 차광막 패턴(20b)의 단부(end)의 양 측부들을 지난다.

- <21> 또한, 광근접효과를 감소시키기 위하여 필요한 위치에 레벨링 바들(Intensity leveling bars, 도시하지 않음)이 배치된다. 상기 레벨링 바들은 사진공정에서 포토레지스트 패턴을 생성시키지 않는다.
- <22> 도 1b를 참조하면, 제2 투명기판 상에 제1 내지 제3 상부 차광막 패턴들(40a, 40b, 40c)이 상기 제1 내지 제3 하부 차광막 패턴들(20a, 20b, 20c)과 중첩되도록 배치된다. 필요한 경우, 상기 제2 투명기판 상에 레벨링 바들(도시하지 않음)이 배치될 수 있다.
- <23> 도 1c를 참조하면, 상기 제1 투명기판 상의 상기 하부 차광막 패턴들(20a, 20b, 20c)과 상기 제2 투명기판 상의 상기 상부 차광막 패턴들(40a, 40b, 40c)은 서로 중첩되며, 상기 제2 상부 차광막 패턴(40b)은 연장되어 상기 제2 하부 차광막 패턴(20b)의 단부를 지난다.
- <24> 도 2a는 상기 제1 및 제2 포토마스크들을 사용하여 반도체기판 상에 형성한 다층배선을 설명하기 위한 평면도이다.
- <25> 도 2a를 참조하면, 반도체기판 상에 상기 하부 차광막 패턴들(20a, 20b, 20c)에 대응하는 하부배선들(20a', 20b', 20c')과, 상기 상부 차광막 패턴들(40a, 40b, 40c)에 대응하고 상기 하부배선들(20a', 20b', 20c')의 상부를 지나는 상부배선들(40a', 40b', 40c')이 형성된다. 이때, 상기 제2 하부 배선(20b')의 단부를 지나는 상기 제2 상부 배선(40b')에는 결점영역(defect region; 40b'')이 형성될 수 있다.
- <26> 도 2b, 도 2e 및 도 2f는 도 2a의 절단선 I-I 및 절단선 II-II에 따라 취해진 종래의 다층배선을 형성하는 방법을 설명하기 위한 단면도들이다. 각 도면들에 있어서, 참

조부호 "A"로 표시된 부분은 도 2a의 I-I에 따라 취해진 단면도이고, 참조부호 "B"로 표시된 부분은 도 2a의 II-II에 따라 취해진 단면도이다.

- <27> 도 2b를 참조하면, 반도체기판(10) 상에 상기 제1 포토마스크를 사용하여 서로 평행한 제1 내지 제3 하부배선들(20a', 20b', 20c')을 형성한다. 상기 제1 내지 제3 하부배선들(20a', 20b', 20c')이 형성된 반도체기판의 전면 상에 층간절연막(30)을 형성한다. 상기 층간절연막(30)은 평탄화될 지라도, 도 2b에 도시된 바와 같이, 여전히 표면단차를 가질 수 있다. 이때, B영역에서 상기 제2 하부배선(20b')의 단부로부터 상기 층간절연막(30)의 단차가 가장 낮아지기 시작하는 위치에 이르는 거리를 단차거리(SD)로 정의한다.
- <28> 상기 층간절연막(30)상에 상부 도전막을 형성한다. 상기 상부 도전막(40)은, 도 2b에 도시된 바와 같이, 상기 층간절연막(30)의 표면단차와 일치하는 상부면을 갖도록 형성된다.
- <29> 상기 상부 도전막(40) 상에 포토레지스트막(50)을 도포한다. 상기 포토레지스트막(50)에 상기 제2 포토마스크를 사용하여 빛(L1)을 조사한다. 이 경우, 상기 포토레지스트막(50)은 도 1b의 상기 상부 차광막 패턴들(40a, 40b, 40c)에 대응하는 제1 내지 제3 패턴 영역들(P1, P2, P3)과 이들 사이의 노광영역들(E)로 한정된다. 그러나, 상기 제2 패턴 영역(P2)의 일부분은 노광될 수 있다. 이는 상기 제1 및 제3 하부배선들(20a', 20c')의 연장부들 사이의 상기 상부 도전막(40)의 경사진 표면 상에서 반사되는 빛(L2)에 기인한다. 따라서, 상기 제2 패턴 영역(P2)의 일부분이 노광되는 문제는 광근접효과를 감소시키기 위해 제2 포토마스크 상에 강도 레벨링 바들(Intensity leveling bars)을 형성하여도 발생한다.

- <30> 한편, 도 2c 및 도 2d는 상기 상부 도전막(40)의 경사진 표면 및 그 위에서 반사되는 빛(L2)의 방향을 설명하기 위한 평면도들이다.
- <31> 도 2c를 참조하면, 등고선들(① 내지 ⑧)은 각각 반도체기판 상의 상기 상부 도전막(40) 표면의 동일 높이를 나타내며, ①에서 ⑧로 숫자가 증가할 수록 상기 상부 도전막(40) 표면의 높이는 낮아진다. 이에 따라, 상기 제2 하부배선(20b')의 단부 근처에서는 x축 또는 y축과 평행한 경사진 표면뿐만 아니라, 상기 x축 및 y축 사이의 방향을 향하는 경사진 표면들(Sxy)이 형성된다.
- <32> 도 2d를 참조하면, 상기 도전막(40) 상에 포토레지스트 막을 형성하고, 제2 포토마스크를 사용하여, 도 2b에서 설명한 바와 같이, 빛(L1)을 조사한다. 이 경우, 상기 포토레지스트막(50)은, 도 2b를 참조하여 설명한 바와 같이, 상기 상부 차광막 패턴들(40a, 40b, 40c)에 대응하는 제1 내지 제3 패턴 영역들(P1, P2, P3)과 이들 사이의 노광영역들(E)로 한정된다. 그러나, 상기 도전막(40)의 경사진 표면에 기인하는 반사된 빛(L2)들에 의해 상기 제2 패턴영역(P2)의 일부분이 노광될 수 있다.
- <33> 특히, 상기 x축 또는 y축 사이의 방향을 향하는 경사진 표면들(Sxy)에서 반사된 빛(L2xy)은 상기 x축과 평행한 경사진 표면들에서 반사된 빛(L2x)과 함께 상기 제2 패턴영역(P2) 중 초점영역(F1)에 집중된다. 이때 상기 제2 하부배선(20b')의 단부로부터 상기 초점영역(F1)의 중심부에 이르는 거리를 초점거리(focusing distance; FD)라 정의하고, 상기 초점영역 중 가장 가까운 거리에 이르는 거리를 최소초점거리(SFD), 가장 먼 거리에 이르는 거리를 최대 초점거리(LFD)로 정의한다.
- <34> 도 2e를 참조하면, 상기 빛(L1)이 조사된 포토레지스트막을 현상액을 사용하여 현상한다. 그 결과, 상기 상부 도전막(40)상에 상기 제1 내지 제3 패턴 영역(P1, P2, P3)

에 대응하는 제1 내지 제3 포토레지스트 패턴(P1, P2, P3)이 형성된다. 그러나, 제2 패턴영역(P2)의 상기 초점영역(F1)에서는 반사된 빛(L2x, L2xy)의 집중에 의한 노광에 기인하여 얇고 좁은 비정상영역(abnormal region; P2')이 형성된다.

<35> 도 2f를 참조하면, 상기 제1 내지 제3 포토레지스트 패턴(P1, P2, P3)을 식각 마스크로 하여 식각공정을 실시한다. 그 결과, 상기 제1 내지 제3 포토레지스트 패턴(P1, P2, P3)에 대응하는 제1 내지 제3 상부배선(40a', 40b', 40c')이 형성된다. 이때, 상기 제2 상부배선(40b')은 상기 비정상영역(P2')으로 인해 상기 초점영역(F1)에 결점영역(defect region; 40b'')을 포함한다. 심함 경우에는 상기 제2 상부배선(40b')은 단선될 수 있다.

<36> 상술한 바와 같이, 광근접효과를 감소시키는 포토마스크를 사용하여 다층배선을 형성할 경우에도, 하부배선 형성에 따른 표면경사에 의해 포토레지스트 패턴 불량 및 이에 따른 상부배선 패턴 불량을 초래할 수 있다.

【발명이 이루고자 하는 기술적 과제】

<37> 본 발명의 목적은 포토레지스트 패턴 불량이 발생하는 것을 방지할 수 있는 다층배선을 형성하기 위한 포토마스크 세트를 제공하는 데 있다.

<38> 본 발명의 다른 목적은 상기 포토마스크 세트를 사용하여 제조된 반도체장치를 제공하는 데 있다.

【발명의 구성 및 작용】

<39> 상기 목적을 달성하기 위하여, 본 발명은 제1 투명기판 상에 복수개의 하부 차광막 패턴들이 서로 평행하도록 형성된 제1 포토마스크를 포함한다. 상기 하부 차광막 패턴

들의 단부들(ends)은 상기 하부 차광막 패턴들을 가로지르는 일직선 상에 위치한다. 또한, 제2 투명기판 상에 상기 하부 차광막 패턴들과 중첩되도록 형성된 복수개의 상부 차광막 패턴들을 갖는 제2 포토마스크를 포함한다.

<40> 바람직하게는, 상기 상부 차광막 패턴들 중 적어도 하나가 연장되어 그것과 중첩되는 상기 하부 차광막 패턴들의 단부들을 지날 수 있다.

<41> 상기 목적을 달성하기 위하여, 본 발명은 제1 투명기판 상에 복수개의 하부 차광막 패턴들이 서로 평행하도록 형성된 제1 포토마스크를 포함한다. 상기 하부 차광막 패턴들은 서로 이웃하는 제1 및 제2 하부 차광막 패턴들 및 상기 제1 및 제2 하부 차광막 패턴들 사이에 개재된 제3 하부 차광막 패턴을 포함한다. 그리고, 상기 제1 및 제2 하부 차광막 패턴들은 상기 제3 하부 차광막 패턴의 단부의 양 측부들을 지나도록 연장된다. 또한, 제2 투명기판 상에 상기 제1 내지 제3 하부 차광막 패턴들과 각각 중첩되도록 형성된 제1 내지 제3 상부 차광막 패턴을 갖는 제2 포토마스크를 구비한다.

<42> 바람직하게는, 제2 포토마스크가 상기 제3 상부 차광막 패턴의 연장선 상에 위치하는 제4 상부 차광막 패턴을 더 갖을 수 있다. 이때, 상기 제4 상부 차광막 패턴 및 제3 하부 차광막 패턴 사이의 간격은 최대 초점거리 보다 큰 것을 특징으로 한다.

<43> 상기 목적을 달성하기 위하여, 본 발명은 제1 투명기판 상에 복수개의 하부 차광막 패턴들이 서로 평행하도록 형성된 제1 포토마스크를 포함한다. 상기 하부 차광막 패턴들은 서로 이웃하는 제1 및 제2 하부 차광막 패턴들 및 상기 제1 및 제2 하부 차광막 패턴들 사이에 개재된 제3 하부 차광막 패턴을 포함한다. 그리고, 상기 제1 및 제2 하부 차광막 패턴들은 상기 제3 하부 차광막 패턴의 단부의 양 측부들을 지나도록 연장된다. 또

한, 제2 투명기판 상에 상기 제1 및 제2 하부 차광막 패턴들과 중첩되도록 형성된 제1 및 제2 상부 차광막 패턴들을 갖는 제2 포토마스크를 포함한다.

<44> 바람직하게는, 상기 제2 포토마스크는 상기 제3 하부 차광막 패턴과 중첩되도록 형성된 제3 상부 차광막 패턴을 더 포함한다. 이때, 상기 제3 상부 차광막 패턴은 상기 제3 하부 차광막 패턴의 단부를 지나는 연장부를 갖는다. 그리고, 상기 제3 상부 차광막 패턴의 상기 연장부의 소정영역은 오버사이징되어 상기 제3 하부 차광막 패턴과 중첩되는 상기 제3 상부 차광막 패턴의 폭보다 넓은 것을 특징으로 한다.

<45> 상기 다른 목적을 달성하기 위하여, 본 발명은 반도체기판 상에 일방향과 평행하도록 형성된 복수개의 하부배선들을 포함한다. 상기 하부배선들의 단부들은 상기 일방향을 가로지르는 일직선 상에 위치한다. 상기 하부배선들을 갖는 반도체기판의 전면 상에 층간절연막을 형성한다. 상기 층간절연막 상에 상기 하부배선들과 중첩되도록 형성된 복수개의 상부배선들을 형성한다.

<46> 바람직하게는, 상기 상부배선들 중 적어도 하나는 연장되어 그것과 중첩되는 상기 하부배선들의 단부를 지나는 것을 특징으로 한다.

<47> 상기 다른 목적을 달성하기 위하여, 본 발명은 반도체기판 상에 서로 평행하도록 형성된 제1 내지 제3 하부배선들을 구비한다. 상기 제3 하부배선은 상기 제1 및 제2 하부배선들 사이에 개재되고, 상기 제1 및 제2 하부배선들은 상기 제3 하부배선의 단부의 양 측부를 지나도록 연장된다. 상기 하부배선들을 갖는 반도체기판의 전면 상에 층간절연막을 형성한다. 상기 층간절연막 상에 상기 제1 내지 제3 하부배선들과 각각 중첩되도록 제1 내지 제3 상부배선들을 형성한다.

- <48> 바람직하게는, 상기 상부배선들은 제3 상부배선의 연장선 상에 위치하는 제4 상부 배선을 더 포함한다. 이때, 상기 제4 상부배선 및 상기 제3 하부배선 사이의 간격은 최대 초점거리 보다 큰 것을 특징으로 한다.
- <49> 상기 다른 목적을 달성하기 위하여, 본 발명은 반도체기판 상에 서로 평행하도록 형성된 제1 내지 제3 하부배선들을 구비한다. 상기 제3 하부배선은 상기 제1 및 제2 하부배선들 사이에 개재되고, 상기 제1 및 제2 하부배선들은 상기 제3 하부배선의 단부의 양 측부를 지나도록 연장된다. 상기 하부배선들을 갖는 반도체기판의 전면 상에 층간절연막을 형성한다. 상기 층간절연막 상에 상기 제1 및 제2 하부배선들과 각각 중첩되도록 제1 및 제2 상부배선들을 형성한다.
- <50> 도 3a 내지 도 3e는 본 발명의 바람직한 실시예에 의한 하부배선을 형성하기 위한 제1 포토마스크 및 상부배선을 형성하기 위한 제2 포토마스크를 설명하기 위한 평면도들이다.
- <51> 도 3a를 참조하면, 제1 투명기판 상에 하부 차광막 패턴들(200a, 200b, 200c)이 평행하도록 배치된다. 또한, 상기 하부 차광막 패턴들(200a, 200b, 200c)의 단부들은 상기 하부 차광막 패턴들을 가로지르는 일직선 상에 위치한다. 이때, 상기 하부 차광막 패턴들(200a, 200b, 200c) 중 어느 하나 이상의 패턴들은 상기 일직선으로부터 단차거리(SD) 이내로 연장될 수 있다.
- <52> 도 3b 및 도 3c를 참조하면, 제2 투명기판 상에 제1 내지 제3 상부 차광막 패턴들(400a, 400b, 400c 또는 410a, 410b, 410c)이 상기 제1 내지 제3 하부 차광막 패턴들(200a, 200b, 200c)과 중첩되도록 배치된다. 도 3d에 도시한 바와 같이, 상기 상부 차광막 패턴들(400a, 400b, 400c)은 연장되어 상기 하부 차광막 패턴들(200a, 200b, 200c)의

단부들을 지날 수 있다. 또한, 도 3e에 도시한 바와 같이 상기 상부 차광막 패턴들(410a, 410b, 410c)은 상기 하부 차광막 패턴들(200a, 200b, 200c)과 중첩되어 상기 하부 차광막 패턴들 내에 위치할 수 있다.

<53> 도 3e에 도시한 바와 같이, 상기 상부 차광막 패턴들(400a, 400b, 400c)이 상기 하부 차광막 패턴들(200a, 200b, 200c) 내에 위치할 경우에는 사진공정에서 반사된 빛이 집중되는 영역에 포토레지스트 패턴이 형성되지 않으므로, 포토레지스트 패턴 불량을 방지할 수 있다. 이에 따라, 상기 포토마스크들을 이용하여 다층배선을 형성할 경우, 상부 배선의 패턴불량 발생을 방지할 수 있다.

<54> 따라서, 이하에서는 도 3d에 도시한 바와 같이 상기 상부 차광막 패턴들(400a, 400b, 400c)이 연장되어 상기 하부 차광막 패턴들(200a, 200b, 200c)의 단부들을 지나는 경우에 대해 상술하기로 한다.

<55> 도 4a는 도 3d의 상기 제1 및 제2 포토마스크들을 사용하여 형성한 다층배선을 설명하기 위한 평면도이다.

<56> 도 4a를 참조하면, 반도체기판 상에 상기 하부 차광막 패턴들(200a, 200b, 200c)에 대응하는 하부배선들(200a', 200b', 200c')과 상기 상부 차광막 패턴들(400a, 400b, 400c)에 대응하고, 상기 하부배선들(200a', 200b', 200c')의 단부들을 지나는 상부배선들(400a', 400b', 400c')이 형성된다.

<57> 도 4b, 도 4e 및 도 4f는 도 4a의 절단선 III-III 및 절단선 IV-IV에 따라 취해진 본 발명의 바람직한 실시예에 의한 다층배선을 형성하는 방법을 설명하기 위한 단면도들이

다. 각 도면들에 있어서, 참조부호 "C"로 표시된 부분은 도 4a의 III-III에 따라 취해진 단면도이고, 참조부호 "D"로 표시된 부분은 도 4a의 IV-IV에 따라 취해진 단면도이다.

<58> 도 4b를 참조하면, 반도체기판(100) 상에 상기 도 3a에 보여진 제1 포토마스크를 사용하여 서로 평행한 제1 내지 제3 하부배선들(200a', 200b', 200c')을 형성한다. 상기 하부배선들은 금속막, 폴리실리콘막 또는 금속실리사이드 막으로 형성할 수 있다. 상기 제1 내지 제3 하부배선들(200a', 200b', 200c')이 형성된 반도체기판의 전면 상에 층간절연막(300)을 형성한다. 상기 층간절연막(300)은 BPSG, USG, PSG 및 PE-TEOS로 이루어진 일군의 막으로부터 선택된 어느 하나 이상의 막으로 형성될 수 있다. 상기 층간절연막(300)은 상기 하부배선들(200a', 200b', 200c')에 의해 경사진 표면을 가질 수 있다. 그러나, 상기 하부배선들(200a', 200b', 200c')의 단부로 부터 단차거리(SD) 이상 떨어진 위치의 단면에는 표면 경사가 없다.

<59> 상기 층간절연막(300)상에 상부 도전막(400)을 형성한다. 상기 상부 도전막(400)은, 도 4b에 도시된 바와 같이, 상기 층간절연막(300)의 경사진 표면과 일치하는 상부면을 갖도록 형성된다. 상기 상부 도전막(400) 상에 포토레지스트 막(500)을 형성한다. 상기 포토레지스트막(500)에 도 3b 및 도 3d에 보여진 상기 제2 포토마스크를 사용하여 빛(L1)을 조사한다. 이 경우, 상기 포토레지스트막(500)은 도 3b의 상기 상부 차광막 패턴들(400a, 400b, 400c)에 대응하는 제1 내지 제3 패턴 영역들(P1, P2, P3)과 이들 사이의 노광영역들(E)로 한정된다. 이때, 상기 조사된 빛(L1)은 상기 상부 도전막(400)의 경사진 표면에서 반사되고, 반사된 빛(L2)의 일부는 상기 패턴영역들(P1, P2, P3)로 향할 수 있다.

- <60> 한편, 도 4c 및 도 4d는 상기 상부 도전막(400)의 경사진 표면 및 그 위에서 반사되는 빛(L2)의 방향을 설명하기 위한 평면도들이다.
- <61> 도 4c를 참조하면, 등고선들(① 내지 ⑧)은 각각 반도체기판 상에서 상기 상부 도전막(400) 표면의 동일 높이를 나타내며, ①에서 ⑧로 숫자가 증가할 수록 상기 상부 도전막(400) 표면의 높이는 낮아진다. 이에 따라, 상기 제2 하부배선(200b')의 단부 근처에서는 x축 및 y축과 평행한 경사진 표면뿐만 아니라, 상기 x축 및 y축 사이의 방향을 향하는 경사진 표면들(Sxy')이 형성된다.
- <62> 도 4d를 참조하면, 상기 도전막(400) 상에 포토레지스트 막을 형성하고, 제2 포토마스크를 사용하여 도 4b에서 설명된 바와 같이 빛(L1)을 조사한다. 이 경우, 상기 포토레지스트막(500)은, 도 4b를 참조하여 설명한 바와 같이, 상기 상부 차광막 패턴들(400a, 400b, 400c)에 대응하는 제1 내지 제3 패턴 영역들(P1, P2, P3)과 이들 사이의 노광영역들(E)로 한정된다.
- <63> 이때, 상기 x축 및 y축 사이의 방향을 향하는 경사진 표면들(Sxy')에서 반사된 빛(L2xy')은 먼저 제1 초점영역(F2)에 집중되고, 다시 제2 초점영역(F3)에 집중된다. 그러나, 상기 제1 초점영역(F2)은 상기 노광영역(E)내에 위치하므로 포토레지스트 패턴 형성에 영향이 없다. 또한, 상기 제2 초점영역(F3)에 집중되는 반사된 빛(L2xy')은 강도가 약하며, x방향으로 생기는 경사진 표면에 의한 반사된 빛이 없어 패턴 불량이 방지된다.
- <64> 도 4e를 참조하면, 상기 빛(L1)이 조사된 포토레지스트막(500)을 현상액을 사용하여 현상한다. 그 결과, 상기 상부 도전막(400)상에 상기 제1 내지 제3 패턴 영역(P1, P2, P3)에 대응하는 제1 내지 제3 포토레지스트 패턴(P1, P2, P3)이 형성된다.

- <65> 도 4f를 참조하면, 상기 제1 내지 제3 포토레지스트 패턴(P1, P2, P3)을 식각마스크로 하여 상기 상부도전막(400)을 식각한다. 그 결과, 제1 내지 제3 상부배선(400a', 400b', 400c')이 형성된다.
- <66> 결과적으로, 하부배선에 기인한 단차에도 불구하고, 노광 공정에서 발생하는 반사된 빛(L2)이 집중되지 않아 포토레지스트 패턴 불량 발생이 방지되고, 그 결과 상기 상부배선(400a', 400b', 400c')의 패턴 불량 발생이 방지된다.
- <67> 도 5a 내지 5d는 본 발명의 다른 실시예들에 따른 하부배선을 형성하기 위한 제1 포토마스크와 상부배선을 형성하기 위한 제2 포토마스크를 설명하기 위한 평면도들이다.
- <68> 도 5a를 참조하면, 제1 포토마스크는 제1 투명기판 상에 평행하도록 형성된 서로 이웃하는 제1 및 제2 하부 차광막 패턴들(230a, 230b) 및 상기 제1 및 제2 하부 차광막 패턴들(230a, 230b) 사이에 개재된 제3 하부 차광막 패턴(230c)을 갖는다. 이때, 상기 제1 및 제2 하부 차광막 패턴들(230a, 230b)은 상기 제3 하부 차광막 패턴(230c)의 단부의 양 측부들을 지나도록 연장된다. 제2 포토마스크는 제2 투명기판 상에 상기 제1 내지 제3 하부 차광막 패턴들(230a, 230b, 230c)과 각각 중첩되도록 형성된 제1 내지 제3 상부 차광막 패턴들(430a, 430b, 430c)을 갖는다. 이때, 상기 제3 상부 차광막 패턴(430c)은 상기 제3 하부 차광막 패턴(230c)의 단부로부터 도 2d에서 보여진 최소 초점거리(SFD) 이내로 연장될 수 있다. 이에 따라, 상기 제1 및 제2 포토마스크를 사용하여 다층 배선을 형성할 경우, 반사된 빛이 집중되는 초점영역(F4)에서는 포토레지스트 패턴이 형성되지 않으므로 포토레지스트 패턴불량 발생을 방지할 수 있다.
- <69> 도 5b를 참조하면, 도 5a의 제1 포토마스크 및 제2 포토마스크를 구비하되, 상기 제2 포토마스크는 상기 제3 상부 차광막 패턴(430c)의 연장선 상에 위치하는 제4 상부

차광막 패턴(450c)을 더 갖는다. 이때, 상기 제4 상부 차광막 패턴(450c)과 도 5a의 상기 제3 하부 차광막 패턴(230c) 사이의 간격은 도 2d에서 보여진 최대 초점거리(LFD) 보다 크다. 이에 따라, 상기 제1 및 제2 포토마스크를 사용하여 다층배선을 형성할 경우, 반사된 빛이 집중되는 초점영역(F4)에서는 포토레지스트 패턴이 형성되지 않으므로 포토레지스트 패턴불량 발생을 방지할 수 있다.

<70> 도 5c를 참조하면, 제1 포토마스크는 도 5a에서 설명한 바와 같이 제1 투명기판 상에 제1 내지 제3 하부 차광막 패턴들(230a, 230b, 230c)을 갖는다. 제2 포토마스크는 제2 투명기판 상에 상기 제1 및 제2 하부 차광막 패턴들(230a, 230b)과 중첩되는 제1 및 제2 상부 차광막 패턴들(430a, 430b)을 갖는다. 이에 따라, 상기 제1 및 제2 포토마스크를 사용하여 다층배선을 형성할 경우, 초점영역(F4)에서는 포토레지스트 패턴이 형성되지 않으므로 포토레지스트 패턴불량 발생을 방지할 수 있다.

<71> 도 5d를 참조하면, 포토마스크 세트는 도 5a의 제1 포토마스크 및 제2 포토마스크를 구비하되, 상기 제2 포토마스크는 상기 제3 하부 차광막 패턴(230c)과 중첩되도록 형성된 제3 상부 차광막 패턴(470c)을 더 갖는다. 이때, 상기 제3 상부 차광막 패턴(470c)은 상기 제3 하부 차광막 패턴(230c)의 단부를 지나는 연장부를 갖고, 상기 제3 상부 차광막 패턴(470c)의 상기 연장부의 소정영역은 오버사이징되어 상기 제3 하부 차광막 패턴(230c)과 중첩되는 상기 제3 상부 차광막 패턴의 폭보다 넓다. 상기 제3 상부 차광막 패턴(470c)의 상기 연장부의 소정영역은 초점영역(F4)를 포함한다. 이에 따라, 상기 제1 및 제2 포토마스크를 사용하여 다층배선을 형성할 경우, 상기 초점영역(F4)에서는 반사된 빛에 의해 노광이 발생할 수 있다. 그러나, 포토레지스트 패턴 영역이 넓어 패턴 불량에 의한 상부배선의 단선 발생을 방지할 수 있다.

<72> 반도체기판상에 도 5a, 도 5b 및 도 5c를 참조하여 설명한 상기 제1 포토마스크를 사용하여 하부배선을 형성하고, 층간절연막 및 상부 도전막을 차례로 형성하면, 상부도전막에 표면경사가 생긴다. 따라서, 도 2c 및 2d를 참조하여 설명한 바와 같이, 사진 공정에서 반사되는 빛(L2)이 집중되는 초점영역(F4)이 형성된다. 그러나, 상기 초점영역(F4)은 노광영역에 한정되므로 포토레지스트 패턴 불량을 초래하지 않는다.

【발명의 효과】

<73> 본 발명들에 의하여 포토레지스트 패턴 불량이 발생하는 것을 방지할 수 있는 다층배선을 형성하기 위한 포토마스크 세트를 제공할 수 있다.

<74> 다른 본 발명들에 의하여 포토레지스트 패턴 불량이 발생하는 것을 방지할 수 있는 다층배선을 갖는 반도체장치를 제공할 수 있다.

【특허청구범위】**【청구항 1】**

제1 투명기판 상에 서로 평행하도록 형성된 복수개의 하부 차광막 패턴들을 갖되, 상기 하부 차광막 패턴들의 단부들(ends)은 상기 하부 차광막 패턴들을 가로지르는 일직선 상에 위치하는 제1 포토마스크; 및

제2 투명기판 상에 상기 하부 차광막 패턴들과 중첩되도록 형성된 복수개의 상부 차광막 패턴들을 갖는 제2 포토마스크를 포함하는 것을 특징으로 하는 포토마스크 세트.

【청구항 2】

제 1 항에 있어서,

상기 상부 차광막 패턴들 중 적어도 하나는 연장되어 그것과 중첩되는 상기 하부 차광막 패턴의 단부를 지나는 것을 특징으로 하는 포토마스크 세트.

【청구항 3】

제1 투명기판 상에 서로 평행하도록 형성된 복수개의 하부 차광막 패턴들을 갖되, 상기 하부 차광막 패턴들은 서로 이웃하는 제1 및 제2 하부 차광막 패턴들 및 상기 제1 및 제2 하부 차광막 패턴들 사이에 개재된 제3 하부 차광막 패턴을 구비하고, 상기 제1 및 제2 하부 차광막 패턴들은 상기 제3 하부 차광막 패턴의 단부의 양 측부들을 지나도록 연장된 제1 포토마스크; 및

제2 투명기판 상에 상기 제1 내지 제3 하부 차광막 패턴들과 각각 중첩되도록 형성된 제1 내지 제3 상부 차광막 패턴을 갖는 제2 포토마스크를 포함하는 것을 특징으로 하는 포토마스크 세트.

【청구항 4】

제 3 항에 있어서,

상기 제2 포토마스크는 상기 제3 상부 차광막 패턴의 연장선 상에 위치하는 제4 상부 차광막 패턴을 더 포함하되, 상기 제4 상부 차광막 패턴 및 상기 제3 하부 차광막 패턴 사이의 간격은 최대 초점거리보다 큰 것을 특징으로 하는 포토마스크 세트.

【청구항 5】

제1 투명기판 상에 서로 평행하도록 형성된 복수개의 하부 차광막 패턴들을 갖되, 상기 하부 차광막 패턴들은 서로 이웃하는 제1 및 제2 하부 차광막 패턴들 및 상기 제1 및 제2 하부 차광막 패턴들 사이에 개재된 제3 하부 차광막 패턴을 구비하고, 상기 제1 및 제2 하부 차광막 패턴들은 상기 제3 하부 차광막 패턴의 단부의 양 측부들을 지나도록 연장된 제1 포토마스크; 및

제2 투명기판 상에 상기 제1 및 제2 하부 차광막 패턴들과 중첩되도록 형성된 제1 및 제2 상부 차광막 패턴들을 갖는 제2 포토마스크를 포함하는 것을 특징으로 하는 포토마스크 세트.

【청구항 6】

제 5 항에 있어서,

상기 제2 포토마스크는 상기 제3 하부 차광막 패턴과 중첩되도록 형성된 제3 상부 차광막 패턴을 더 포함하되, 상기 제3 상부 차광막 패턴은 상기 제3 하부 차광막 패턴의 단부를 지나는 연장부를 갖고, 상기 제3 상부 차광막 패턴의 상기 연장부의 소정영역은

오버사이징되어 상기 제3 하부 차광막 패턴과 중첩되는 상기 제3 상부 차광막 패턴의 폭보다 넓은 것을 특징으로 하는 포토마스크 세트.

【청구항 7】

반도체기판 상에 일방향과 평행하도록 형성되되, 상기 일방향을 가로지르는 일직선 상에 위치하는 단부들을 갖는 복수개의 하부배선들;

상기 하부배선들을 갖는 반도체기판의 전면을 덮는 층간절연막; 및

상기 층간절연막 상에 상기 하부배선들과 중첩되도록 형성된 복수개의 상부배선들을 포함하는 것을 특징으로 하는 다층배선을 갖는 반도체장치.

【청구항 8】

제 7 항에 있어서,

상기 상부배선들은 연장되어 상기 하부배선들의 단부들을 지나는 것을 특징으로 하는 다층배선을 갖는 반도체장치.

【청구항 9】

반도체기판 상에 서로 평행하도록 형성된 제1 내지 제3 하부배선들을 구비하되, 상기 제3 하부배선은 상기 제1 및 제2 하부배선들 사이에 개재되고, 상기 제1 및 제2 하부배선들은 상기 제3 하부배선의 단부의 양 측부를 지나도록 연장된 복수개의 하부배선들;

상기 하부배선들을 갖는 반도체기판의 전면을 덮는 층간절연막; 및

상기 층간절연막 상에 상기 제1 내지 제3 하부배선들과 각각 중첩되도록 형성된 제1 내지 제3 상부배선들을 포함하는 것을 특징으로 하는 다층배선을 갖는 반도체장치.

【청구항 10】

제 9 항에 있어서,

상기 층간절연막 상에 형성되고 상기 제3 상부배선의 연장선 상에 위치하는 제4 상부배선을 더 포함하되, 상기 제4 상부배선 및 상기 제3 하부배선 사이의 간격은 최대 초점거리보다 큰 것을 특징으로 하는 다층배선을 갖는 반도체장치

【청구항 11】

반도체기판 상에 서로 평행하도록 형성된 제1 내지 제3 하부배선들을 구비하되, 상기 제3 하부배선은 상기 제1 및 제2 하부배선들 사이에 개재되고, 상기 제1 및 제2 하부배선들은 상기 제3 하부배선의 단부의 양 측부를 지나도록 연장된 복수개의 하부배선들;

상기 하부배선들을 갖는 반도체기판의 전면을 덮는 층간절연막; 및

상기 층간절연막 상에 상기 제1 및 제2 하부배선들과 각각 중첩되도록 형성된 제1 및 제2 상부배선들을 포함하는 것을 특징으로 하는 다층배선을 갖는 반도체장치.

【청구항 12】

제 7 항 내지 제 11 항 중 어느 하나의 항에 있어서,

상기 복수개의 하부배선들은 폴리 실리콘막, 실리콘사이드 막 또는 금속 막으로 형성되는 것을 특징으로 하는 반도체장치.

【청구항 13】

제 7 항 내지 제 11 항 중 어느 하나의 항에 있어서,

상기 층간절연막은 BPSG, USG, PSG, SOG 및 PE-TEOS로 이루어진 일군의 막에서 선택된 어느 하나 이상의 막으로 형성하는 것을 특징으로 하는 반도체장치.

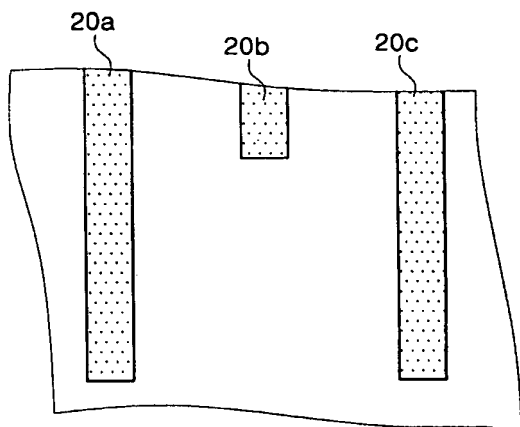
【청구항 14】

제 7 항 내지 제 11 항 중 어느 하나의 항에 있어서,

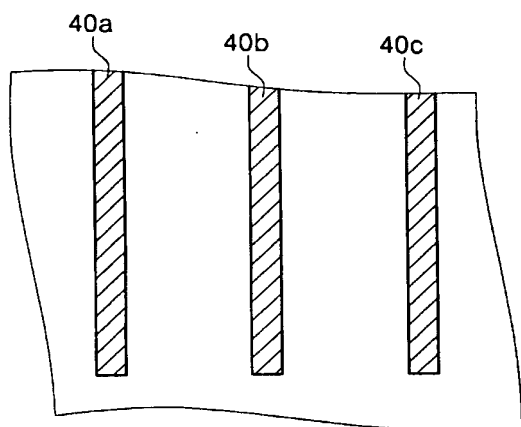
상기 상부배선들은 폴리 실리콘막, 금속 실리사이드 막 또는 금속 막으로 형성되는 것을 특징으로 하는 반도체장치.

【도면】

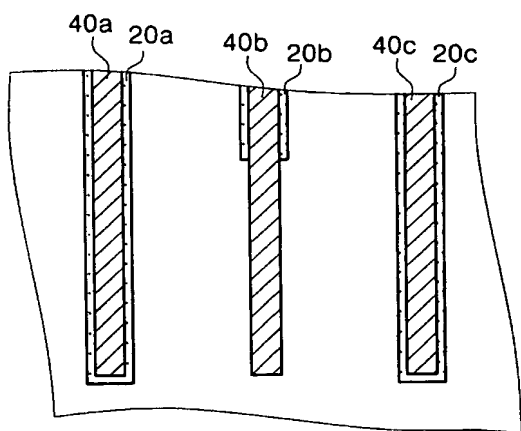
【도 1a】



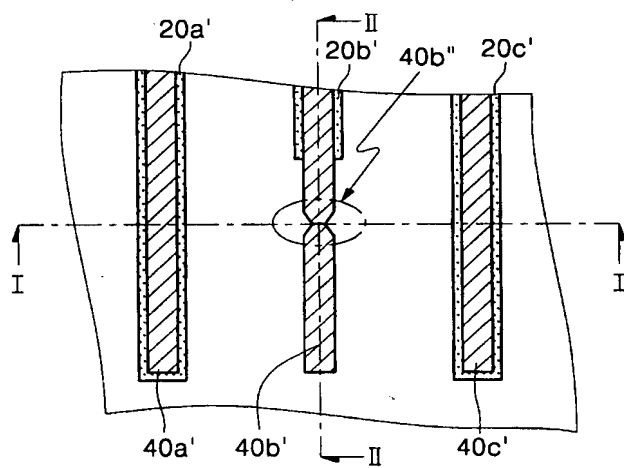
【도 1b】



【도 1c】

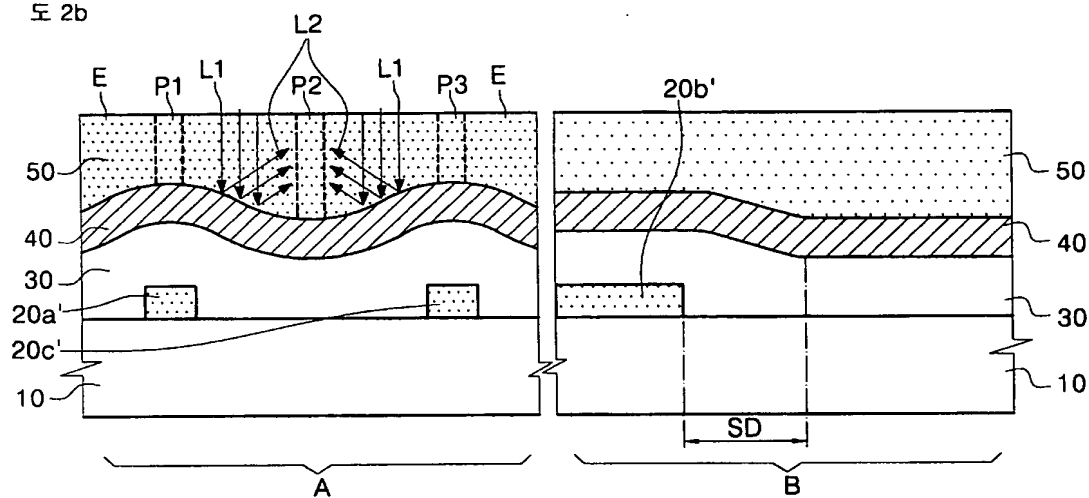


【도 2a】

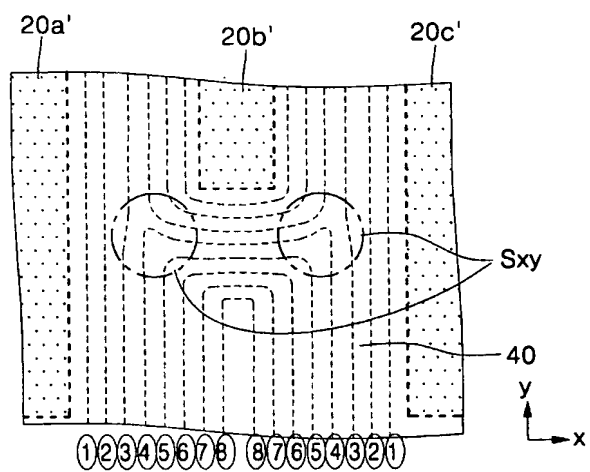


【도 2b】

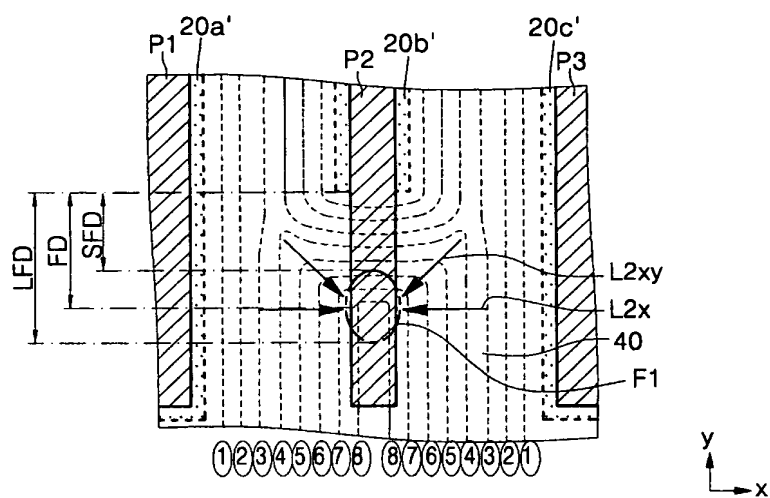
도 2b



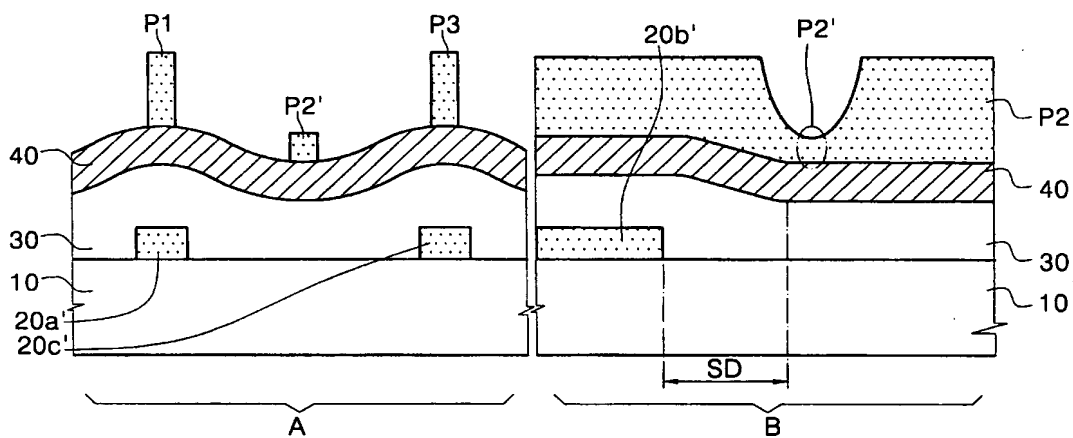
【도 2c】



【도 2d】

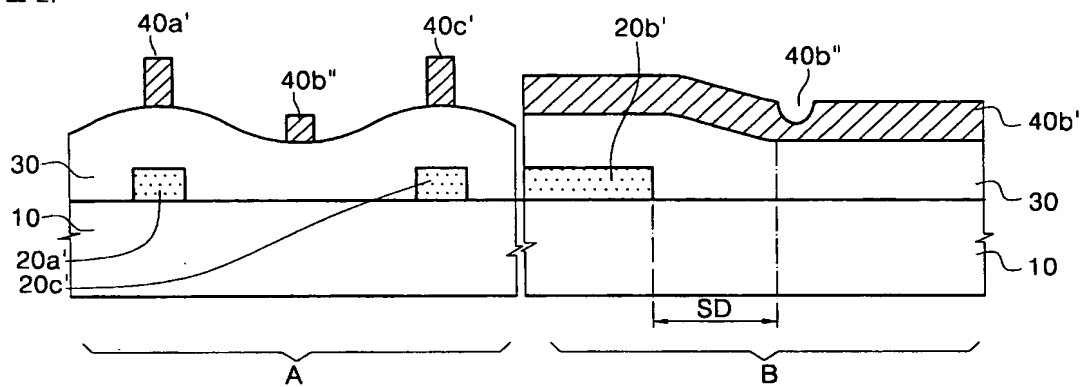


【도 2e】

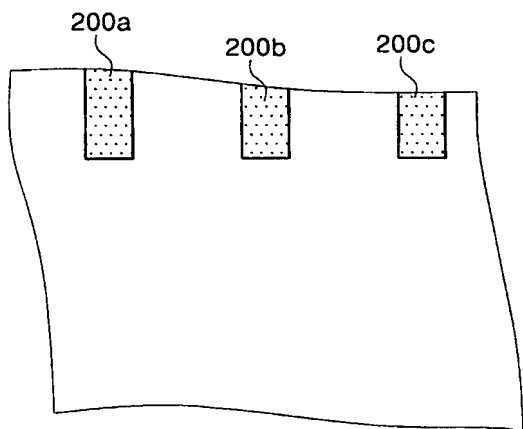


【도 2f】

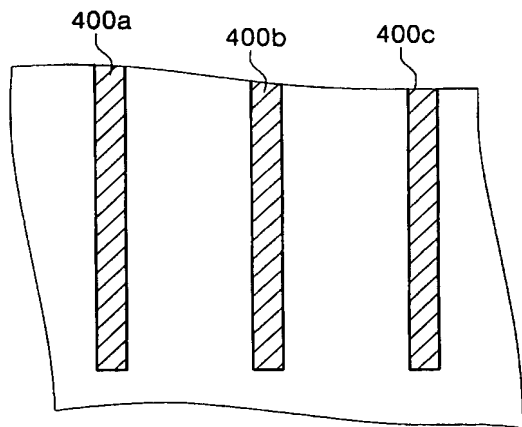
도 2f



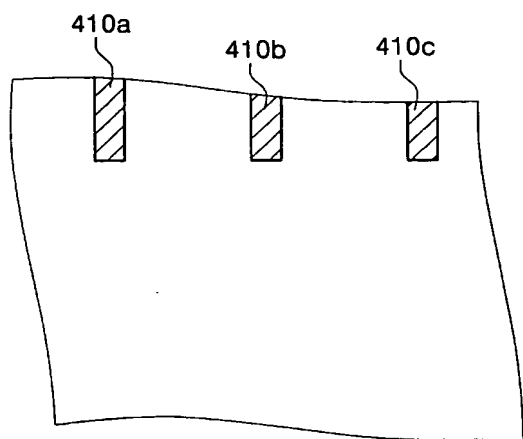
【도 3a】



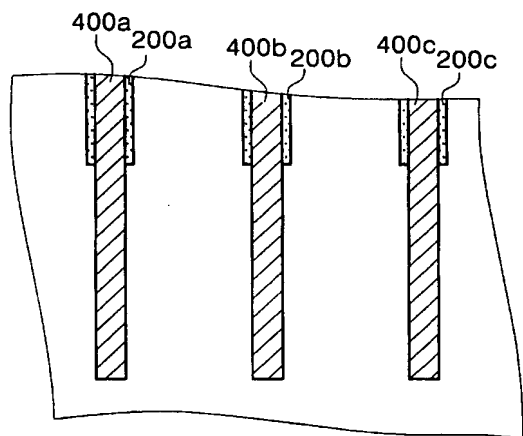
【도 3b】



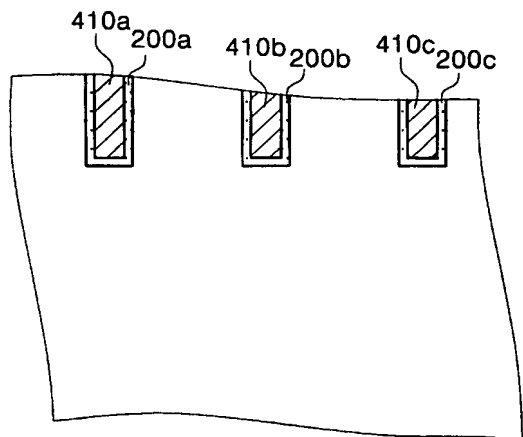
【도 3c】



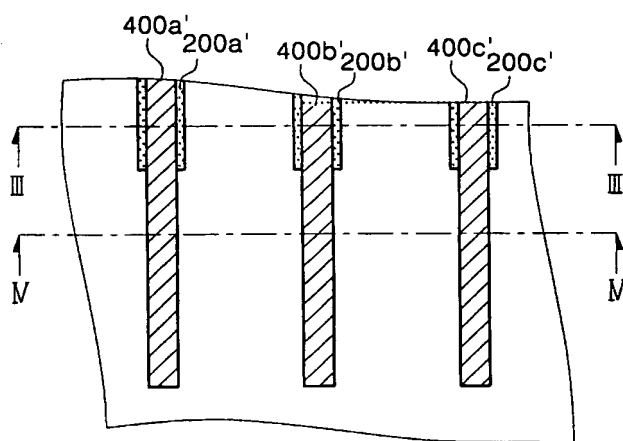
【도 3d】



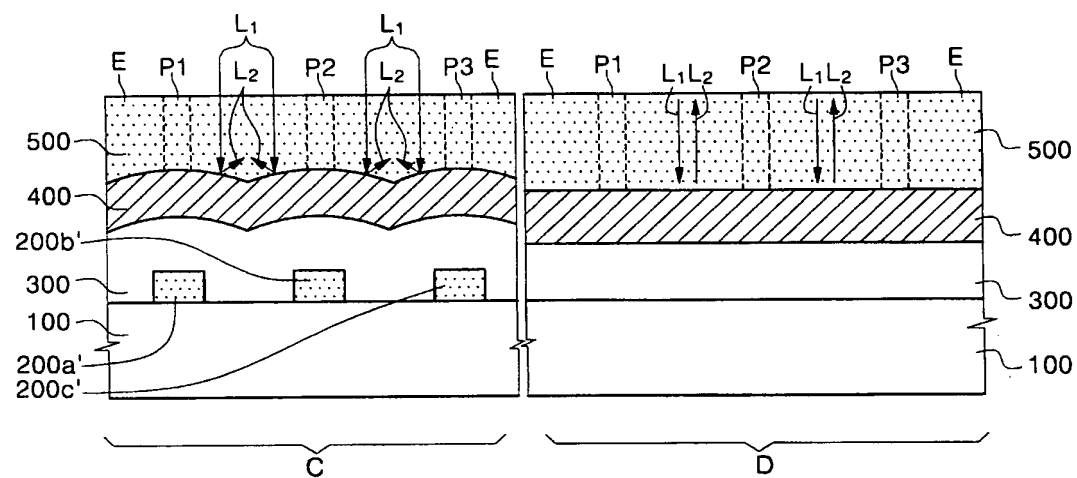
【도 3e】



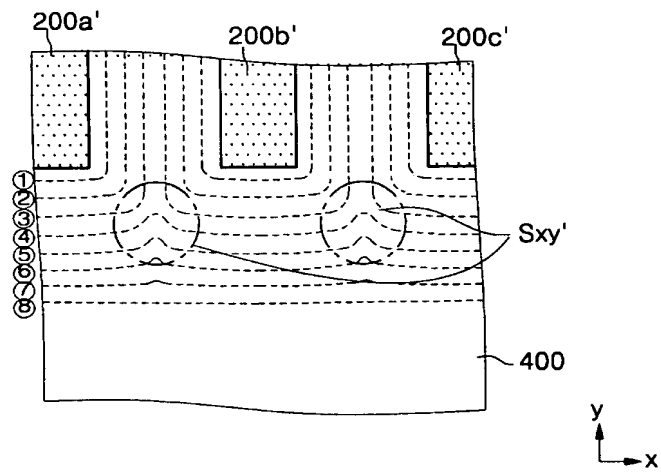
【도 4a】



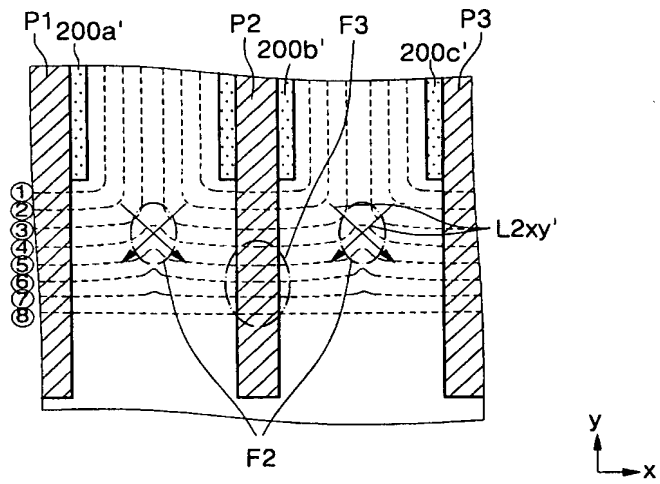
【도 4b】



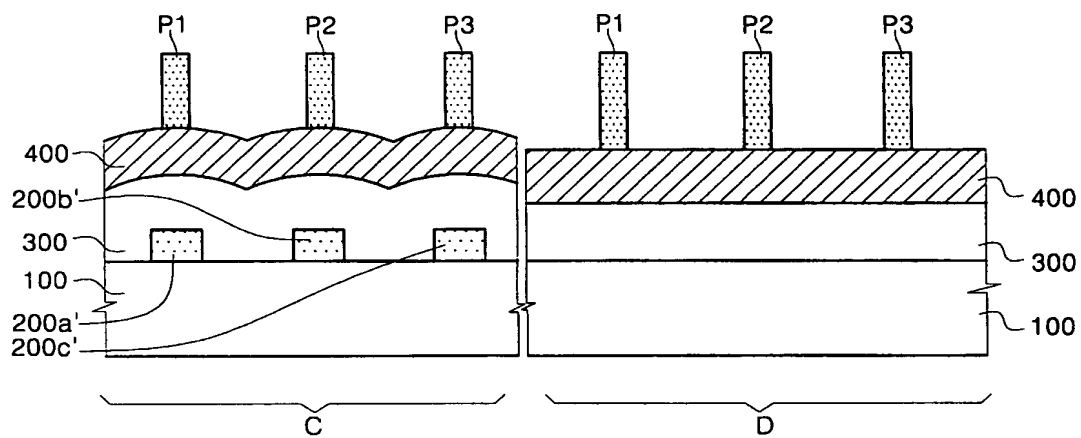
【도 4c】



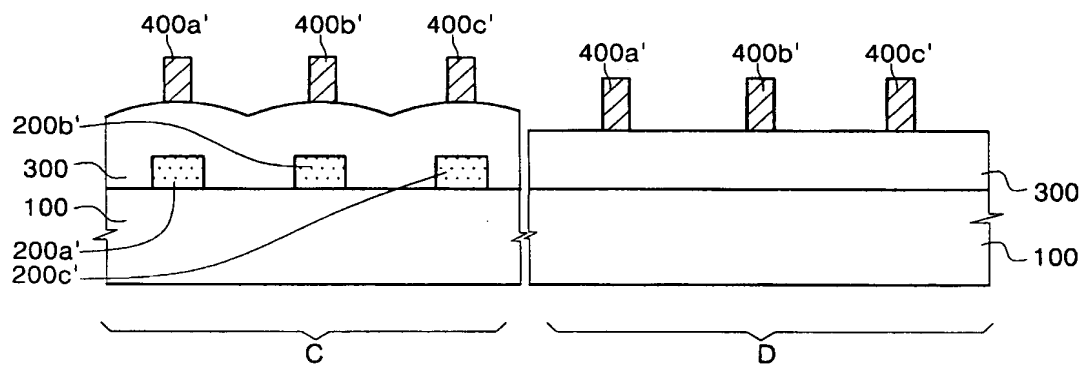
【도 4d】



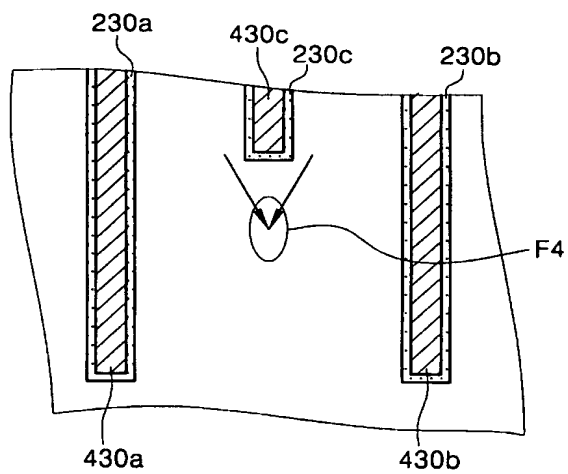
【도 4e】



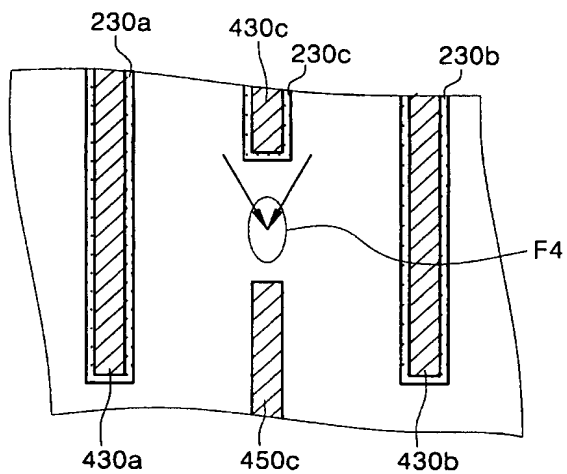
【도 4f】



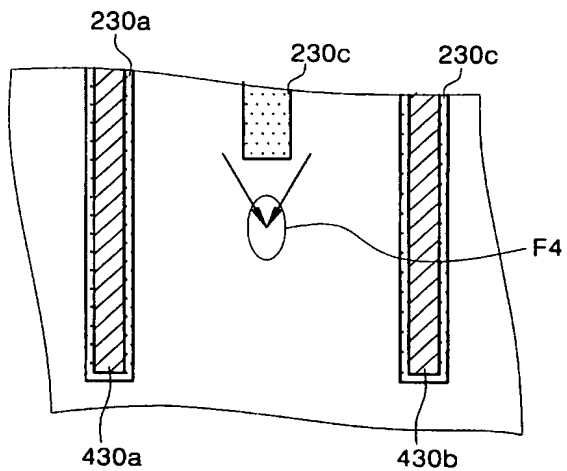
【도 5a】



【도 5b】



【도 5c】



【도 5d】

